മീറ്റിംഗ് മിനിട്സ് (24/01/24)

സമയം. 11.00

വേദി: ജോയിൻറ് കൺട്രോളറുടെ ചേമ്പർ

പങ്കെടുത്തവർ

1. ഡോ.സീമ.കെ.എൻ, ജോയിൻറ് കൺട്രോളർ
2. ശ്രീ.മുഹമ്മദ് അസീർ.എ.കെ, ഡെപ്യൂട്ടി കൺട്രോളർ
3. ശ്രീ.സനൽകുമാർ.എ,അസിസ്റ്റൻറ് കൺട്രോളർ
4. ശ്രീ.അൻസാർ.എ,ടെക്നിക്കൽ ആഫീസർ
5. ശ്രീ.സന്തോഷ്കുമാർപി.സി, ടെക്നിക്കൽ ആഫീസർ
6. ശ്രീ.ഉൽക്കർഷ്.എസ്.ആർ ടെക്നിക്കൽ ആഫീസർ
7. ശ്രീമതി.പദ്മജ.ജെ,അക്കൗണ്ട്സ് ആഫീസർ
8. ശ്രീ.ഷറഫുദീൻ.എ,സിസ്റ്റം അനലിസ്റ്റ്

1.Decision taken by the JCTE office on 23/01/24, based on the complaints received from students from various Polytechnic colleges in connection with the Diploma Examination November 2023 and the recommendations of expert committee from different departments.

OUT OF SYLLABUS QUESTION GUIDELINES

R.21	5043D	Part.B Question -8	3 mark
		Part C Question V	7 mark
R.21	3042	Part.C Question No.IV	4 mark
		Part C Question VII	2 mark
		Part C Question X	2 mark
R.21	3051	Part.C Question VI	7 mark
R.21	5021	Part B Question 9	3 mark

R.21	3055	Question III	25 marks
R.21	3044	Part.B Question 8	3 mark
R.21	3033	Part C Question 13	7 mark
R.15	5182	part B question II	Students who have drawn the site plan in the 1:200, 1:400 and 1:800 scales can be considered eligible for getting the marks they deserve .

The above mentioned questions are out of syllabus as recommended by the expert committee. Hence, following guidelines shall be used to calculate the mark/grade of the students who had tried to attend the above specific questions.

a) Calculate the percentage of marks obtained by the student considering the total marks excluding the marks of out of syllabus questions.

b) Then, the proportionate marks of out of syllabus questions shall be calculated based on the above obtained percentage.

c) Marks obtained in the above cases shall be added to get actual marks admissible to the student.

2. 25.01.2024 -ന് ആരംഭിക്കുന്ന ഡിപ്ലോമ പരീക്ഷ മൂല്യനിർണ്ണ ക്യാമ്പിൻറ പ്രവർത്തനം സംബന്ധിച്ച് കമ്മിറ്റി ചർച്ച ചെയ്യുകയും ക്യാമ്പ് ആഫീസർമാർക്ക് നിർദ്ദേശങ്ങൾ നൽകുന്നതിന് സർക്കുലർ അയയ്ക്കുവാൻ D2 സെക്ഷൻ സീനിയർ ക്ലർക്ക് ശ്രീ.അനൂപിനെ ചുമതലപ്പെടുത്തുകയും ചെയ്തു.

3. ക്യാമ്പുകളുടെ സുഗമമായ നടത്തിപ്പിനായി വിവിധ മൂല്യനിർണ്ണയ ക്യാമ്പുകൾ സന്ദർശിക്കുവാൻ JCTE, DCTE, ACTE, TECHNICAL OFFICER എന്നിവരെ നിയോഗിക്കുവാൻ തീരുമാനിച്ചു.

4.SBTE സോഫ്റ്റവെയറിൻറ സെക്യൂരിറ്റി ആഡിറ്റ് ചെയ്യുന്നതിന് JCTE ആഫീസിൽ ലഭിച്ചിട്ടുള്ള പ്രപ്പോസലുകൾ പരിശോധിച്ച് തീരുമാനം എടുക്കുന്നതിന് NIC യ്ക്ക് കത്ത് അയ്ക്കുവാൻ തീരുമാനിച്ചു.

CONTROLLER OF TECHNICAL EXAMINATIONS Govt. Of Kerala Dept. Of Techl Edn. TRIVANDRUM

ജോയിൻറ് കൺട്രോളർ

TED (21)3044

(Revision-2021)

2110220235

Reg.No.....

Signature.....

DIPLOMA EXAMINATION IN ENGINEERING/TECHNOLOGY/MANAGEMENT/ COMMERCIAL PRACTICE, NOVEMBER - 2023

DIGITAL ELECTRONICS

[Maximum marks: 75] [Time: 3 Hours]

PART A

I. Answer all the following questions in one word or one sentence. Each question carries 1 mark

(9 x 1 = 9 Marks)

		Module outcome	Cognitive level
1	What value is to be considered for a "don't care condition''?..... (a) 0 (b) 1 (c) Either 0 or 1 (d) Any number except 0 an 1	M1.04	R
2	Signed negative binary number is recognised by its..... (a) MSB (b) LSB (c) Byte (d) Nibble	M1.02	R
3	The full form of ECL is	M2.02	R
4	How many select lines would be required for an 8-line-to-1-line multiplexer?	M2.04	U
5	In a J-K flip-flop, if J=K the resulting flip-flop is referred to as ……	M3.02	A
6	Which type of shift register the Q or Q^1 output of one stage is not connected to the input of the next stage.	M3.03	A
7	Which Flip-flop do not have No change condition?	M3.03	R
8	How many flip-flops are required to make a MOD-32 binary counter?	M4.03	U
9	In a DRAM, What is the state of R/W during a read operation?	M4.04	R

PART B

II. Answer any eight questions from the following. Each question carries 3 marks.

(8 x 3 = 24 Marks)

		Module outcome	Cognitive level
1	Convert 567.25_{10} to Hexa decimal number	M1.01	U
2	Convert to binary and subtract in 2's compliment method - 96_{10} - 47_{10}	M1.02	U
3	Construct OR gate and EX-OR gate using NAND gate	M1.03	R
4	Compare TTL and CMOS Logic familes	M2.01	R
5	Design a Half adder circuit.	M2.04	A
6	Draw the logic diagram of 4x1 multiplexer.	M2.04	R
7	Compare Combinational and sequential circuits.	M3.01	R

8	Explain the operation of SR flip flop using NOR gates Logic diagram and Truth Table.	M3.02	U
9	Compare synchronous and Asynchronous counters.	M4.01	R
10	What is Flash and cache memory?	M4.01	R

PART C

Answer all questions. Each question carries seven marks

(6 x 7 = 42 Marks)

		Module outcome	Cognitive level
III	Minimize the function using K map. $F = \sum m(1,2,3,4,7,11,13) + d(9,15)$ **OR**	M1.01	A
IV	Convert the following (i) $(10101.101)_2 = (___)_{10}$ (ii) $(4321)_8 = (___)_2$ (iii) $(A35)_{16} = (___)_2$ (iv) $(89.625)_{10} = (\ )_2$	M1.04	U
V	Explain about BCD and Excess-3 codes with examples. **OR**	M1.02	U
VI	Prove demorgan's theorems.	M1.04	U
VII	Explain the terms (i) Fan-in and Fan-out (ii) Propagation delay (iii) Power dissipation and (iv) Noise margin **OR**	M2.02	R
VIII	Draw the logic diagram and explain 4 bit parallel binary adder.	M2.04	U
IX	Draw a full Subtractor Circuit and Explain. **OR**	M2.04	U
X	Draw a 4 bit Serial in-Serial out (SISO) Shift register.	M3.04	U
XI	Explain the working of JK Flip Flop with diagram and Truth Table. **OR**	M3.02	U
XII	What is a shift register? What are its various types? Explain.	M3.03	R
XIII	Design a 3 bit ripple up counter. **OR**	M4.02	A
XIV	Design a Mod 10 Asynchronous counter using J K flip-flops.	M4.02	A

****